

先端半導体デバイス

神戸高専 AE1 r209211

野瀬田 裕樹

2009年10月9日(金)

到達目標

- ① トランジスタの微細化の現状と問題点について説明できる。
- ② 半導体の製造技術や評価技術について説明できる。
- ③ 微細化の問題点を解決するための先端材料の優位性について説明できる。
- ④ 単結晶 Si 基板に代わる材料を用いたデバイスについて説明できる。
- ⑤ 有機化学やバイオテクノロジーなど半導体とは異なる分野との融合により発展していることを理解できる。
- ⑥ ナノテクノロジーや量子効果について簡単に説明できる。

目次

1	ムーアの法則とトランジスタの微細化の現状	2
1.1	トランジスタの微細化の現状	2
1.2	ムーアの法則	8
2	半導体評価技術	14
2.1	AFM	14
2.2	SEM	16
3	半導体製造プロセス	19
3.1	フォトリソグラフィ	19
3.2	成膜技術	20
4	先端デバイス構造-SOI	24
4.1	SOI(Silicon On Insulator) とは	24
4.2	SOI のメリットとデメリット	25
4.3	SOS	26
4.4	SIMOX	27
4.5	Smart Cut(UNIBOND)	28
4.6	ELTRAN	29
4.7	SOI の種類	30
4.8	SOI のまとめ	31
5	先端材料-SiC	32
5.1	SiC とは	32
5.2	SiC の利点	32
5.3	SiC の問題点	32
5.4	SiC のまとめ	33

1 ムーアの法則とトランジスタの微細化の現状

1.1 トランジスタの微細化の現状

1.1.1 エレクトロニクス製品とナノスケールデバイス技術

現在，エレクトロニクス製品*¹には，ナノスケールデバイス*²技術が用いられている．ナノスケールデバイス技術には高性能化，新機能，高信頼性，使いやすさなどの利点があり，エレクトロニクス製品に欠かせない技術となっている．



図1 エレクトロニクスとナノスケールデバイス技術

・ナノスケールデバイスとトランジスタの微細化の関係

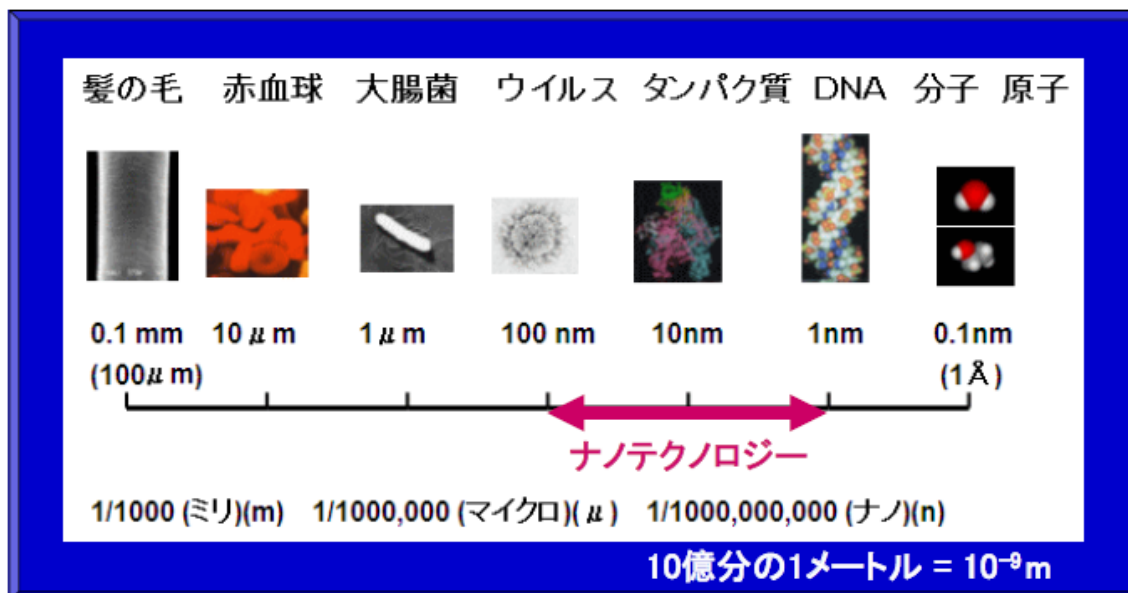
ナノスケールデバイスはナノと付くことから分かるように，ナノスケールデバイスの大きさは非常に小さい．このため，ナノスケールデバイスに用いるトランジスタにはより微細化が要求されている．後に詳しく述べるが，現状では（研究レベルで）トランジスタのゲート長が 30nm のところまで微細化が成功している．

*¹ エレクトロニクス製品：携帯電話，パーソナルコンピュータ，デジタルカメラなど．

*² ナノスケールデバイスとは nm スケールのデバイスであり，SoC (System on a Chip) やマイクロプロセッサ，CCD などがある．

1.1.2 スケールの実感 (ナノとはどのくらいの大きさなのか?)*

ナノとはもちろん, 単位 nm (ナノメートル) のナノ^{*3} のことである. $1\text{nm} = 10^{-9}\text{m}$ であり, 非常に小さい距離である.



ナノスケールシリコンVLSI技術

➡ 情報化社会に最もインパクトを与えるナノテクノロジー

図2 スケールの実感 (ナノとはどのくらいの大きさなのか?)

- $1\text{mm} = 10^{-3}\text{m}$, $1\mu\text{m} = 10^{-6}\text{m}$
- $1\text{Å} = 10^{-10}\text{m}$, 原子や分子, 可視光の波長など, 非常に小さな長さを表すのに用いられる.
⇒ 1Å (1 オングストローム)
- DNA: Deoxyribonucleic acid, デオキシリボ核酸
- ナノテクノロジー: 数 nm ~ 数百 nm というような極細の単位で加工・計測を行う超精密技術.
⇒ ナノテクノロジー (nanotechnology) とは, 原子や分子の配列をナノスケール (10^{-9}m) で自在に制御することにより, 望みの性質を持つ材料, 望みの機能を発現するデバイスを実現し, 産業に活かす技術のことである. ナノテクノロジーは素材, IT, バイオなど広範な産業の基盤に関わるものであり, 21 世紀の最重要の技術と捉えられている.

*3 ナノ (nano, 記号: n) は国際単位系 (SI) における接頭辞の一つで, 基礎となる単位の 10^{-9} 倍 (= 0.000 000 001 倍, 十億分の一) の量であることを示す.

1.1.3 MOS トランジスタ

MOS トランジスタ (Metal-Oxide-Semiconductor Transistor) は、電界効果トランジスタ (FET, Field-Effect Transistor) の一種で、LSI(Large Scale Integration) の中では最も一般的に使用されている構造である。

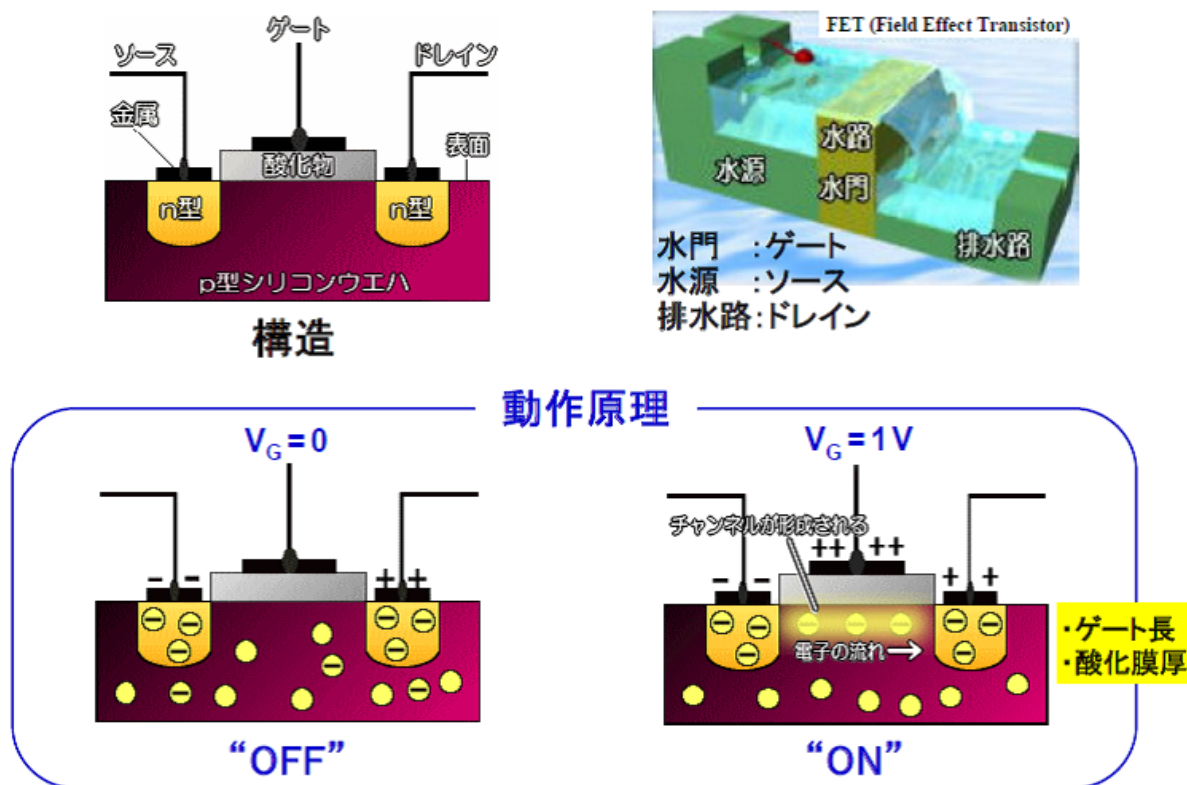


図3 MOS トランジスタ (別名 : MOSFET)

現在の MOSFET は、通常 p 型のシリコン基板上に作成される。n 型 MOSFET の場合、p 型のシリコン基板のゲート領域にシリコンの酸化膜とその上にゲート金属を形成し、ドレイン・ソース領域には高濃度の不純物をイオン注入し、n 型 (n^+ 型) の半導体にする。

p 型 MOSFET の場合は、p 型のシリコン基板にイオン注入で n 層の領域を作成し、n 型の注入領域中のゲート領域にシリコンの酸化膜とその上にゲート金属を形成し、ドレイン・ソース領域には高濃度の不純物を再度イオン注入し、p 型 (p^+ 型) の半導体にする。

現在シリコン MOS においては、ゲートは金属ではなくポリシリコンによって形成することが一般的である。しかしながら、2007 年に Intel は High-K 絶縁膜と Metal gate との組み合わせを 45nm 世代のプロセスに採用すると発表した。

1.1.4 MOSFET の電界一定スケールリング *

MOSFET をスイッチ素子と考えた場合，信号はソース領域からドレイン領域へチャネル領域を
通って伝わる．ならば，このチャネルの長さを短くすればスイッチング時間が短くなるのではない
か - これがスケールリング則の発想である．

R.H.Dennard らによって最初に提案されたスケールリング則は，デバイス構造内の電界を一定に
したまま寸法を縮小するものである．

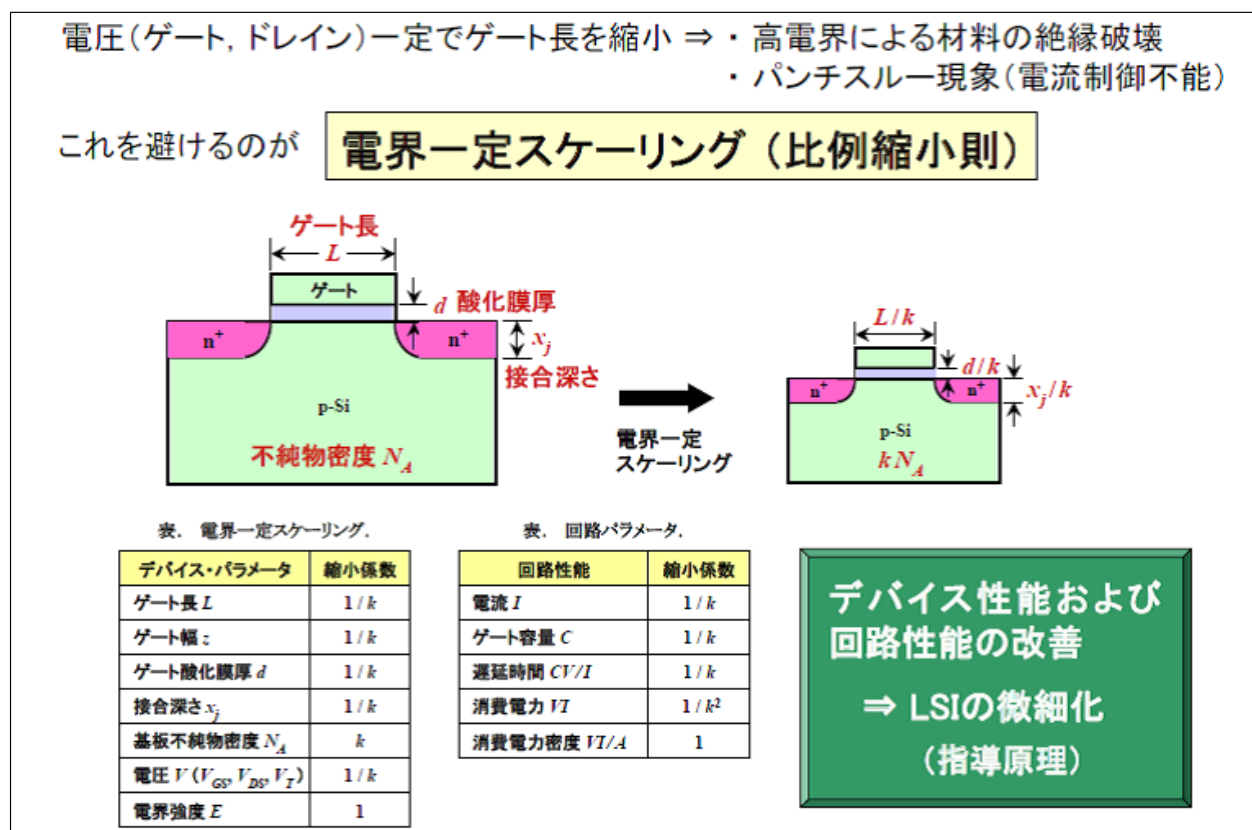


図4 電界一定スケールリング (別名: Dennard の比例縮小則, Scaling Law)

デバイス寸法と電源電圧を $\frac{1}{k}$ 倍，不純物密度を k 倍にすると例えばスイッチング速度は $\frac{1}{k}$ 倍，
消費電力は $\frac{1}{k^2}$ 倍となり，集積度は k^2 倍となることが導かれる．

すなわち，素子の微細化によって速度，集積度，消費電力のいずれも性能が向上することを示し
ているため，その後の半導体技術の高性能化の道として微細化の道を明示したことになった．

比例縮小則とは，デバイス寸法と電源電圧を $\frac{1}{k}$ 倍にして使えば，基本的にはトランジスタの動作
は保証され，スイッチング動作は高速で低電力になるという法則である．1974年，米IBM社のロ
バート・デナードらが発表した．トランジスタの微細化の仕方に方向性を示したもので，ムーアの
法則を技術的に裏付けている半導体素子の基本的指導原理となっている．

1.1.5 シリコン VLSI

VLSI(Very Large Scale Integration) とは、IC(集積回路)のうち、素子の集積度が 10 万～1000 万個程度のもの。また、単に先端的な半導体技術や製品の総称のことである。

1980 年代に、それまでよりも飛躍的に集積度が増加した先端製品を区別するために生み出された呼称だが、現在ではこうした区別はあまり使われず、単に LSI とか IC と呼ぶ。

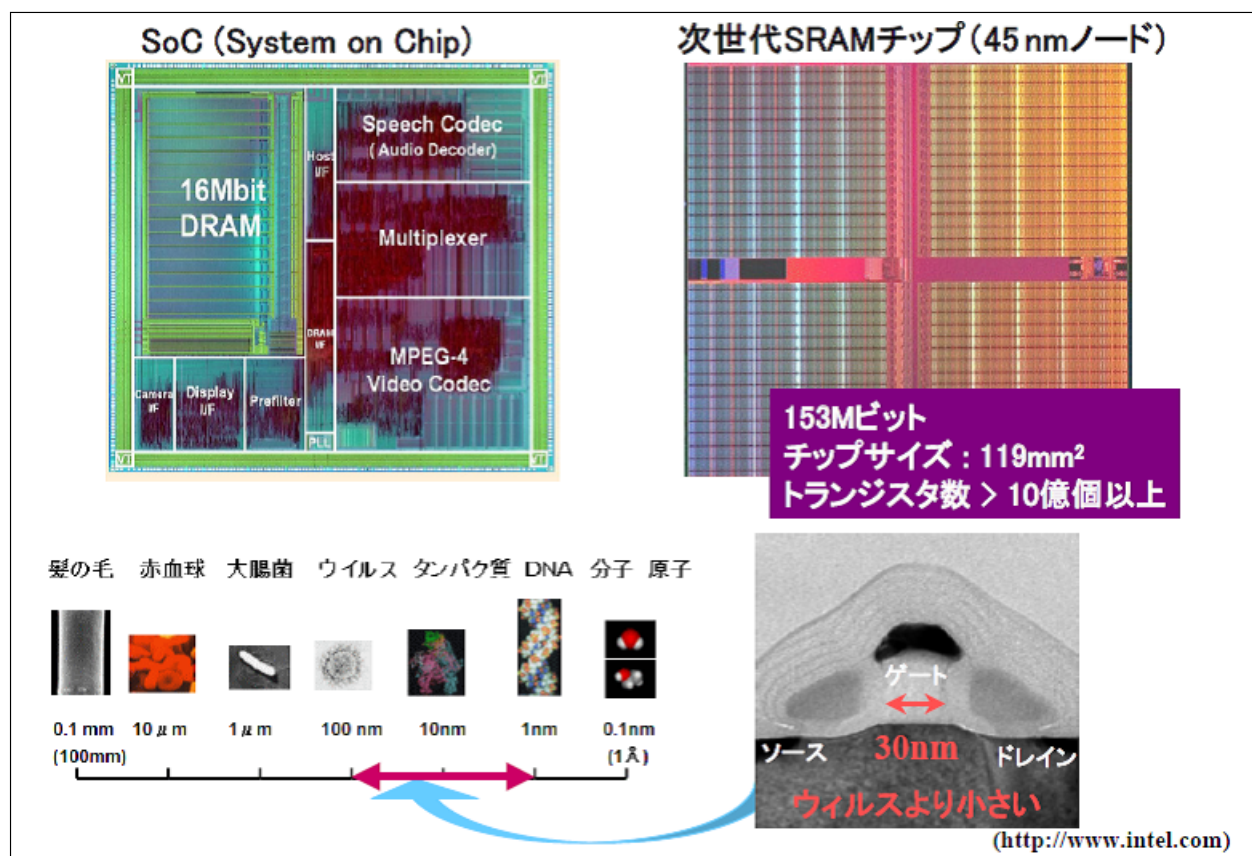


図 5 シリコン VLSI

・SOC(System on a Chip)

⇒ 1 つの半導体チップ上に、必要とされる一連の機能を集積する集積回路の設計手法。

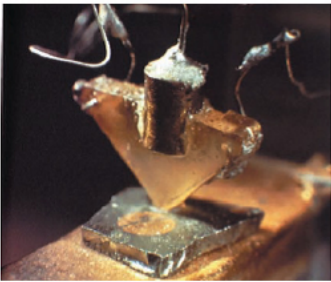
・SRAM(Static Random Access Memory)

⇒ フリップフロップ等の順序回路を用いてデータを記憶する RAM。電力の供給がなくなると、記憶内容が失われる揮発性メモリ (volatile memory) である。DRAM と異なりリフレッシュ操作が不要であり、記憶保持状態での消費電力をきわめて小さくすることができる。DRAM と比べて記憶容量あたりの単価が高いため、高速な情報の出し入れが可能な点を生かしたキャッシュメモリでの使用や、低消費電力を生かした携帯型機器での使用など、比較的データ量の少ない用途によく用いられる。

1.1.6 半導体の歴史

年	できごと
1839	硫化銀の導電率が温度変化する現象の発見 (Michael Faraday)
1873	セレンの導電率が光によって変化する現象の発見 (William Smith)
1874	方鉛鉱上の金属線による金属-半導体接合のダイオード特性の発見 (Karl Braun)
1920	セレン整流器や亜酸化銅整流器の普及
1931	量子力学による半導体のウィルソン模型 (Harold Wilson)
1948	点接触トランジスタの発明 (J. Bardeen, W. Brattain)
1951	接合型トランジスタの発明 (William Shockley)
1959	集積回路ICの発明 (Texas Instruments社のJack. S. Kirby) シリコン・プレーナトランジスタの開発 (Fairchild Semiconductor社のJean Hoerni)
1960	MOSFETの発明 (Bell研究所のDawon Kahng, M. M. Atalla)
1961	シリコン・プレーナICの開発 (Fairchild Semiconductor社のRobert Noyce)
1968	Intel社創業 (Robert Noyce, Gordon Moore)
1970	世界初のDRAM “1101” の発表 (Intel社)
1971	世界初のマイクロプロセッサ “4004” の発表 (Intel社)

(<http://www.fi.com>)



最初の点接触型トランジスタ
(Lucent Technologies)



最初の接合型トランジスタ



Kirbyが作ったIC
IC: Integrated Circuit (集積回路)

図6 半導体に関する主なトピック

半導体 (Semiconductor) の最初の利用は 19 世紀の後半に無線電信の検波器として半導体結晶である方鉛鉱が使用されるようになったのが知られている。20 世紀の前半、真空管が実用化されると検波器としての半導体結晶の利用はされなくなったが、WW2(World War 2) 中にレーダが実用化された際に、真空管よりも小さな鉱石検波器の方が適している*4 ということから鉱石検波器が見直されるようになった。

WW2 後レーダの性能を改良するために、半導体検波器の改良や真空管増幅器の半導体化の研究開発を推進することになり、米国の AT&T ベル研究所では 1939 年にレーダの検波器としてゲルマニウム半導体ダイオードが発明された。さらに、半導体増幅器の開発研究を実施していたところ、1948 年 6 月 30 日に AT&T ベル研究所の Walter Brattain, John Bardeen, William Bradford Shockley) らのグループにより半導体を使用した点接触型トランジスタの発明を報告している。

トランジスタは半導体を利用した電気信号を増幅する素子で、電子機器産業における最も重要な素子である。

トランジスタはその後、接合トランジスタ、電界効果トランジスタ、1958 年には集積回路を Texas Instruments 社の Jack Kilby が作り、集積回路の製造技術は驚異的な発展をとげた。

*4 レーダは小さな目標を検出しようとするので、周波数を高くする必要(波長よりも短い物は検出困難)がある。しかし、それには非常に高い周波数を使用する必要があり、真空管では高い周波数の整流ができない。